

# B

PATENT OFFICE JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed th this Office.

出願年月日 ate of Application:

2000年 3月29日

願 番 号 plication Number:

特願2000-092163

願 licant (s):

株式会社東芝

CERTIFIED COPY OF PRIORITY DOCUMENT

2000年12月 8日

特 許 庁 長 官 Commissioner, Patent Office





【書類名】

特許願

【整理番号】

13B0010231

【提出日】

平成12年 3月29日

【あて先】

特許庁長官殿

【国際特許分類】

G06F 1/00

【発明の名称】

復号回路、軟判定復号回路、および軟判定多数決回路

【請求項の数】

3

【発明者】

【住所又は居所】

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝

研究開発センター内

【氏名】

竹田 大輔

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝

研究開発センター内

【氏名】

向井 学

【特許出願人】

【識別番号】 000003078

【氏名又は名称】

株式会社 東芝

【代理人】

【識別番号】

100081732

【弁理士】

【氏名又は名称】

大胡 典夫

【選任した代理人】

【識別番号】

100075683

【弁理士】

【氏名又は名称】 竹花 喜久男

【選任した代理人】

【識別番号】 100084515

【弁理士】

【氏名又は名称】 宇治 弘

【手数料の表示】

【予納台帳番号】 009427

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書

【物件名】

図面 1

【物件名】

要約書

【包括委任状番号】 0001435

【プルーフの要否】

【書類名】 明細書

【発明の名称】 復号回路、軟判定復号回路、および軟判定多数決回路【特許請求の範囲】

【請求項1】 マスクシンボルを含んだリード・マラー符号を復号する復号回路において、受信信号を硬判定する判定部と、前記判定部からの出力を切り換えるスイッチと、前記マスクシンボルを格納するメモリと、前記メモリから読み出した値と前記判定部にて硬判定された受信信号との排他的論理和をとる加算器と、前記加算器からの出力をもとにチェックサムを計算するチェックサム算出部と、前記チェックサム算出部からの出力を多数決判定して情報ビットを復号する多数決判定部と、前記多数決判定部において判定された情報ビットに直交符号を乗算する直交符号乗算器と、前記直交符号乗算器からの出力と前記判定部にて硬判定された受信信号との排他的論理和をとる加算器と、前記加算器からの情報ビットを多数決判定する多数決判定部と、前記多数決判定部の出力を切り換えるスイッチと、前記多数決判定部および前記マスクシンボルにより復号された情報をリード・マラー符号化するリード・マラー符号化器と、前記リード・マラー符号化器と、前記リード・マラー符号化器と、前記リード・マラー符号化器と、前記リード・マラー符号化器と、前記相関器の出力から最大値を検出する最大値検出部とを具備することを特徴とする復号回路。

【請求項2】 マスクシンボルを含んだリード・マラー符号を復号する復号回路において、受信信号の出力先を切り換えるスイッチと、前記マスクシンボルを格納するメモリと、前記メモリから読み出した値を受信信号と乗算する乗算部と、前記乗算器からの出力をもとにチェックサムを計算するチェックサム算出部と、前記チェックサム算出部からの出力を多数決判定して情報ビットを復号する多数決判定部と、前記多数決判定部において判定された情報ビットに直交符号を乗算する直交符号乗算器と、前記直交符号乗算器からの出力を受信信号と乗算する乗算器と、前記乗算器からの情報ビットを多数決判定する多数決判定部と、前記多数決判定部からの出力を切り換えるスイッチと、前記多数決判定部および前期マスクシンボルにより復号された情報をリード・マラー符号化するリード・マラー符号化器と、前記符号化器により符号化された信号と受信信号との相関をとる相関器と、前記相関器の出力から最大値を検出する最大値検出部とを具備するこ

とを特徴とする軟判定復号回路。

【請求項3】 請求項2において、リード・マラー復号の際にチェックサムを計算する前記チェックサム算出部において、前記乗算器からの出力を格納するメモリと、前記メモリから値を読み出して乗算しチェックサムを計算する乗算器と、前記乗算の結果を符号化率に応じて選択するチェックサム選択部と、前記乗算の結果を累積加算する加算器と、前記加算器の出力を硬判定して情報ビットを復号する判定器とを具備することを特徴とする軟判定多数決回路。

#### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、リード・マラー(Reed-Muller)復号器に関する。

[0002]

#### 【従来の技術】

誤り訂正符号の一種として知られるリード・マラー(以下Reed-Mu11erという。)符号は、復号が単純な多数決回路で実現できる。このReed-Mu11er符号においては、n=2<sup>m</sup>(nは符号長、mは自然数)とすると、符号語間の最小ユークリッド距離が2<sup>m-</sup>r(rは符号の次数)であることが知られている。誤り訂正符号については、一般に符号語間の最小ユークリッド距離が大きいほど特性は良い。そこで、従来のReed-Mu11er符号にマスクシンボルを加えて最小ユークリッド距離を大きくとる方式が提案されている。

[0003]

先述のように、従来のReed-Muller符号の復号は、多数決判定を用いた回路によって簡単に達成できるが、このマスクシンボルを含んだReed-Muller符号においては、多数決判定の際に計算されるチェックサムの算出が困難になっている。この復号には、相関値計算による最尤復号も考えられるが、受信系列に対してすべての符号語の相関をとるため、演算量が多く、ハード規模的にもかなり大きなものになる。

[0004]

【発明が解決しようとする課題】

このように、マスクシンボルを含んだ R e e d - M u l l e r 符号の復号では、通常の多数決判定が困難になり、最尤復号を用いた場合には演算量や回路規模が大きくなるといった欠点がある。

[0005]

本発明は、マスクシンボルを用いたReed-Muller符号を復号するにあたって、演算量および回路規模を低減した回路を提供することを目的とする。

[0006]

#### 【課題を解決するための手段】

前記マスクシンボルを用いたReed-Muller復号法は、通常の知られている多数決回路によって一度に復号することが困難である。

[0007]

本発明は特にマスクシンボルを用いたReed-Muller符号の復号を少ない演算量で実現するために提案されたもので、マスクシンボルをはずした後にReed-Muller復号をすることで情報ビットの復号をおこなう。

[0008]

マスクシンボルのそれぞれにおいて、復号された情報ビットに対して再度Reed-Muller符号化し、受信信号と最も相関の高いものを復号ビットとする。

[0009]

最尤復号を用いた場合には、受信信号に対して、すべての符号語との相関を計算する必要がある。

[0010]

そのため、本発明は、マスクシンボルの各々について予め乗算を行うことにより相関値計算が低減でき、また軟判定復号により硬判定の多数決復号よりも良好な品質が得られるといった特徴をもつ。

[0011]

#### 【発明の実施の形態】

図1は、本発明のマスクシンボルを用いたReed-Muller符号の復号器の、第一の実施例を示す図である。具体的な手順を示すにあたって、マスクシ

ンボルを用いたReed-Muller (32, 10)を例に挙げて説明する。 この場合、マスクシンボルは4ビットの情報系列により選択されるため、 $2^4 = 16$ パターンとなる。

#### 【外1】

情報系列を $\mathbf{d}$  ( $\mathbf{d}_0$ ,  $\mathbf{d}_1$ ,  $\mathbf{d}_2$ ,  $\mathbf{d}_3$ ,  $\mathbf{d}_4$ ,  $\mathbf{d}_5$ )、マスクシンボル系列を $\mathbf{M}$  ( $\mathbf{d}_6\mathbf{M}_1+\mathbf{d}_7\mathbf{M}_2+\mathbf{d}_8\mathbf{M}_3+\mathbf{d}_9\mathbf{M}_4$ )、符号化の際に使用される符号長32の直交符号系列を $\mathbf{C}_0\sim\mathbf{C}_5$  ( $\mathbf{C}_0$ はすべて1の系列)とすると、符号化された系列  $\mathbf{s}$  は、【数 1】

$$\mathbf{s} = d_0 \mathbf{C}_0 + d_1 \mathbf{C}_1 + d_2 \mathbf{C}_2 + d_3 \mathbf{C}_3 + d_4 \mathbf{C}_4 + d_5 \mathbf{C}_5 + \mathbf{M}$$
 (1)

となる。ここで、"+"は排他的論理和を表す。

[0012]

受信された信号は、硬判定部1によって硬判定され、メモリ2から読み出されたマスクシンボル系列の1つと加算器3によって排他的論理和がとられる。その加算後の出力は、

#### 【数2】

$$d_0C_0+d_1C_1+d_2C_2+d_3C_3+d_4C_4+d_5C_5+e+e_{M}$$
 (2)

#### 【外2】

となる。ここで、eは伝送路および雑音等による誤り系列で、eMは送信側で加算されたマスク系列と受信側で加算されたマスクシンボルとの和であり、これらが一致していればeM=0(0ベクトル)である。

(2)に基づいて、チェックサム算出部 4 によってチェックサムが計算される。この場合、チェックサムは、1 0 ビットの情報系列のうち  $d_1 \sim d_5$  の 5 ビットについてそれぞれ 1 6 個計算される。この合計 8 0 個の出力は、多数決判定部 5 によって多数決判定され、 $d_1 \sim d_5$  が復調される。この 5 ビットについて、 直交符号乗算器 6 によって対応する直交符号が乗算される。

 $d_1 \sim d_5$  の判定が正しければ、その出力は、

【数3】

## $d_1C_1+d_2C_2+d_3C_3+d_4C_4+d_5C_5 \qquad (3)$

となる。加算器3の出力(2)と、直交符号乗算器6の出力(3)は、加算器7によって排他的論理和がとられる。その出力は、

【数4】

 $d_0C_0+e+e_M$  (4)

【外3】

となり、 $C_0$  はすべて1の系列であるため、(4) を多数決判定部8で判定することで $d_0$ が得られる。

メモリ2から読み出したマスク系列に応じて仮の  $d_6 \sim d_9$  は確定しているため、 $d_0 \sim d_9$ のすべての情報ビットが決定したことになる。この系列をReedーMuller符号化器 9によって再びReedーMuller符号化し、相関器 10によってこの系列と判定部 10で判定された受信系列との相関をとる。これを 16通りのすべてのマスク系列において行い、最大値検出部 11によって最大のものを検出する。その時のマスク系列が正しいものとみなされ、 $d_6 \sim d_9$ が決定される。

[0013]

次に、本発明の第二の実施例として、図1に示す様な復号回路を用い、マスクシンボルを用いない通常のReed-Muller (32,6)符号を復号する場合について説明する。受信信号は、硬判定部1によって硬判定されるが、マスクシンボルを用いない通常のReed-Muller符号の場合は、スイッチ12によってその出力がチェックサム計算部4に送られる。第一の実施例同様、多数決判定部5で $d_1\sim d_5$ が求められ、この結果をもとに直交符号乗算器6、加算器7、多数決判定部8を通して $d_0$ が求められる。 $d_0\sim d_5$ が決まれば、スイッチ13によって復号された情報が出力される。

[0014]

図2は、本発明のReed-Muller復号器に用いられる第三の実施形態について示す図である。

#### 【外4】

情報系列を $\mathbf{d}$  ( $\mathbf{d}_0$ ,  $\mathbf{d}_1$ ,  $\mathbf{d}_2$ ,  $\mathbf{d}_3$ ,  $\mathbf{d}_4$ ,  $\mathbf{d}_5$ )、マスクシンボル系列を $\mathbf{M}$  ( $\mathbf{d}_6\mathbf{M}_1+\mathbf{d}_7\mathbf{M}_2+\mathbf{d}_8\mathbf{M}_3+\mathbf{d}_9\mathbf{M}_4$ )、符号化の際に使用される符号長32の直交符号系列を $\mathbf{C}_0\sim\mathbf{C}_5$  ( $\mathbf{C}_0$ はすべて1の系列)とすると、符号化された系列  $\mathbf{s}$  は、【数 5】

 $\mathbf{s} = d_0 \mathbf{C}_0 + d_1 \mathbf{C}_1 + d_2 \mathbf{C}_2 + d_3 \mathbf{C}_3 + d_4 \mathbf{C}_4 + d_5 \mathbf{C}_5 + \mathbf{M}$  (5)

となる。ここで、0 と 1 の排他的論理和は、1 と -1 の乗算と考えられるので、【数 6 】

 $\mathbf{s'} = d_0 \mathbf{C}_0 \times d_1 \mathbf{C}_1 \times d_2 \mathbf{C}_2 \times d_3 \mathbf{C}_3 \times d_4 \mathbf{C}_4 \times d_5 \mathbf{C}_5 \times \mathbf{M} \qquad (6)$ 

#### 【外5】

と表すことができる。ここで、 $\mathbf{a}$  ( $\mathbf{a}_1$ ,  $\mathbf{a}_2$ ),  $\mathbf{b}$  ( $\mathbf{b}_1$ ,  $\mathbf{b}_2$ ) とした時、 $\mathbf{a} \times \mathbf{b} = (\mathbf{a}_1 \mathbf{b}_1, \mathbf{a}_2 \mathbf{b}_2)$  とする。

受信された信号は、メモリ14から読み出されたマスクシンボル系列の1つと乗 算器15によって乗算される。その出力は、

#### 【数7】

 $(d_0C_0\times d_1C_1\times d_2C_2\times d_3C_3\times d_4C_4\times d_5C_5\times \mathbf{M}+\mathbf{e})\times \mathbf{M}_r \qquad (7)$ 

#### 【外6】

となる。ここで、 e は伝送路による誤りベクトルで、 $M_r$  は受信側で乗算されたマスク系列である。M と $M_r$  が一致していれば、M ×  $M_r$  = 1 である。

て、直交符号乗算器18によって対応する直交符号が乗算される。 $d_1 \sim d_5$ の判定が正しければ、その出力は、

【数8】

 $d_1C_1 \times d_2C_2 \times d_3C_3 \times d_4C_4 \times d_5C_5 \tag{8}$ 

となる。乗算器15の出力(7)と、直交符号乗算器18の出力(8)は、乗算器19によって乗算される。その出力は、

【数9】

 $d_0C_0\times M\times M_r+e' \qquad (9)$ 

【外7】

となり  $(e^{2}$  は誤り系列)、 $C_{0}$ はすべて1の系列であるため、(9) を多数決判定部20で判定することで $d_{0}$ が得られる。

メモリ14から読み出したマスク系列に応じて $d_6\sim d_9$ は判明しているため、 $d_0\sim d_9$ のすべての情報ビットが決定したことになる。この系列をReedーMuller符号化器21によって再びReedーMuller符号化し、相関器22によってこの系列と受信系列との相関をとる。これを16通りのすべてのマスク系列において行い、最大値検出部23によって最大のものを検出する。その時のマスク系列が正しいものとみなされ、 $d_6\sim d_9$ が決定される。

[0015]

図3は、本発明の誤り訂正復号器の別の実施形態について示す図である。

[0016]

受信したReed-Muller符号化された信号は、メモリ26に格納される。チェックサムは送信側でなされた符号化によってその組み合わせが決まっており、それに応じた組み合わせで乗算部27によって乗算される。乗算部27では、符号化率に応じて必要な加算のみが行われる。例えば、Reed-Muller(32,5)符号では、80個のチェックサムが計算されるのに対し、Reed-Muller(16,5)ではそのうちの32個のチェックサムを計算す

れば良い。この出力のそれぞれは、チェックサム選択部28によってどのビットの復号に使われるか選択され、加算部29によって加算され、判定部30によってビットの判定がなされる。

[0017]

#### 【発明の効果】

以上説明した本発明によれば、マスクシンボルを用いたReed-Muller符号を復号するにあたって、演算量および回路規模を低減した回路を提供することができる。

#### 【図面の簡単な説明】

#### 【図1】

本発明の第一第二のおよびの実施形態示す受信機の構成図である。

#### 【図2】

本発明の第三の実施形態を示す図である。

#### 【図3】

本発明の第四の実施例を示す図である。

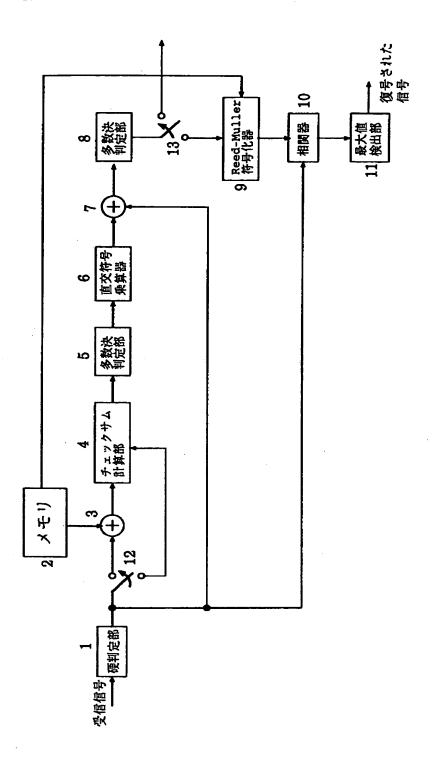
#### 【符号の説明】

- 1 硬判定部
- 2 メモリ
- 3 加算器
- 4 チェックサム計算部
- 5 多数決判定部
- 6 直交符号乗算器
- 7 加算器
- 8 多数決判定部
- 9 Reed-Muller符号化器
- 10 相関器
- 11 最大値検出部
- 12 スイッチ
- 13 スイッチ

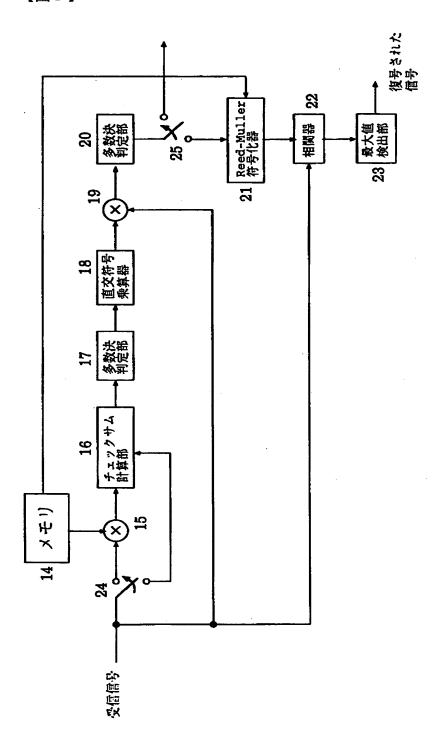
- 14 メモリ
- 15 乗算器
- 16 チェックサム計算部
- 17 多数決判定部
- 18 直交符号乗算器
- 19 乗算器
- 20 多数決判定部
- 21 Reed-Muller符号化器
- 22 相関器
- 23 最大値検出部
- 24 スイッチ
- 25 スイッチ
- 26 メモリ
- 27 乗算器
- 28 チェックサム選択部
- 29 加算器
- 30 硬判定部

【書類名】 図面

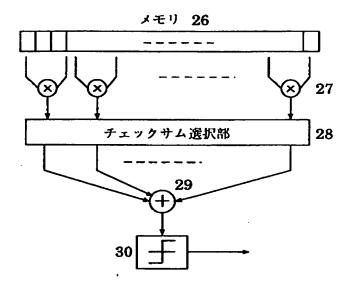
# 【図1】



# 【図2】



【図3】



## 【書類名】 要約書

### 【要約】

【課題】 マスクシンボルを用いたReed-Muller符号化に関して、演算量およびハード規模的に簡易な復号を行う。

【解決手段】 マスク系列ごとに多数決判定を行い、それらと受信信号との相関 値計算から最大値を選択することで復号を行う。また、復号には軟判定を用いる ことが可能で、良好な特性を得ることができる。

【選択図】 図2

# 出 願 人 履 歴 情 報

識別番号

[000003078]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 神奈川県川崎市幸区堀川町72番地

氏 名 株式会社東芝